PS端对FPGA的ISP操作基地址为 0x43C00000

目前定义了32个寄存器。若不够可继续增加

版本V1.1 编写：夏彩云

版本说明：1、两个VDMA写寄存器（Vdma1\_wen ，Vdma2\_wen ）；2、只读寄存器（Vdma1\_ren ）；3、只读寄存器输出当前帧编号（s2mm\_frame\_ptr\_out）。

版本V1.0 编写：董国伟

历史版本：

版本说明：-------------

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
|  | 属性 |  |  | |
| 1 | 可写 | WO\_reg0 | 软件中定义：ISP\_ALG\_CTL\_REG  ISP算法功能开启控制，按位处理   |  |  | | --- | --- | | BIT0 | 坏点检测使能 0：打开检测 1 Bypass | | BIT1 | UDP协议增加 0：不增加 1 增加 | | BIT2 | Vdma1\_wen 对应ddr5 上升沿有效 | | BIT3 | Vdma2\_wen 对应ddr1-4 0：不增加 1 增加 | | BIT4 | raw数据空间的高斯滤波选通 0：打开 1 Bypass | | BIT8 | raw数据空间的白平衡算法选通  0：打开 1 Bypass | | BIT12 | raw数据空间的白平衡算法选择  0：是R和B通道相对于G通道均值增益算法  1：是RGB 3个通道独立均值算法 | | BIT16 | raw数据空间的白平衡算法启动  0不启动即不白平衡计算，1启动白平衡计算，注意该位写1后如果不去对它置0，则白平衡算法会一直计算，每一帧都计算，即时刻实时白平衡。至于是计算一次还是时刻计算，则看用户需要。 | | BIT20 | raw数据12位像素压缩转8位像素选通，0不选通，1选通 | | BIT24 | raw转rgb算法（即CFA颜色插值）选通，0选通，1bypass即不选通 | | BIT28 | rgb颜色空间的锐化算法选通，0选通，1bypass即不选通。 | | BIT29 | yuv颜色空间的高斯滤波选通，0选通，1bypass即不选通。 | | BIT30 | yuv颜色空间的锐化算法选通，0选通，1bypass即不选通。 | | |
| 2 | 可写 | WO\_reg1 | 软件中定义： ISP\_IMAGE\_SIZE\_REG  ISP像素指定控制   |  |  | | --- | --- | | BIT12-BIT0 | 13位：像素宽度 一行多少像素点 | | BIT28-BIT16 | 13位：像素高度 多少行 | | BIT31 | 像素配置有效位 1：配置有效，0：无效 按照各自模块的默认配置 | | |
| 3 | 可写 | WO\_reg2 | YUV\_SHARP\_PARA\_REG  Yuv颜色空间锐化算法参数设置   |  |  | | --- | --- | | BIT11-BIT0 | 12位：锐化算法阈值，0~0xfff。0表示所有的像素锐化，0xfff所有的像素都不锐化。 | | BIT15-BIT12 | 锐化强度系数，0~0xf，0表示锐化为0即不锐化，f最高强度锐化。 | | |
| 4 | 只读 | R0\_reg0 | RAW\_DEFECT\_CORRECTION\_REG  坏点校个数 R只读 | |
| 5 | 只读 | R0\_reg1 | 一些标志寄存器  RAW\_FINISH\_FLAG\_REG   |  |  | | --- | --- | | BIT0 | raw数据域的白平衡算法完成标志，0没有完成，1完成。 | | Bit1 | Vdma1\_ren 0：没有完成，1完成。 | | |
| 6 | 可写 | WO\_reg3 | BLACK\_CORRECTION\_REG1  黑电平校正设置寄存器1   |  |  | | --- | --- | | BIT11-BIT0 | R颜色黑电平校正设置，0~0xfff。 | | BIT15-BIT12 | G颜色黑电平校正设置，0~0xfff。 | | |
| 7 | 可写 | WO\_reg4 | BLACK\_CORRECTION\_REG2  黑电平校正设置寄存器2   |  |  | | --- | --- | | BIT11-BIT0 | B颜色黑电平校正设置，0~0xfff。 | | BIT12 | RGB颜色黑电平校正设置update位，0以上设置的值不生效，1生效。 | | |
| 8 | 可写 | WO\_reg5 | 保留 | |
| 9 | 可写 | WO\_reg6 | 保留 | |
| 10 | 可写 | WO\_reg7 | 保留 | |
| 11 | 可写 | WO\_reg8 | 保留 | |
| 12 | 可写 | WO\_reg9 | |  |  | | --- | --- | | BIT31-BIT2 | 曝光间隔 值\*4 | | BiT1 | 软件曝光电平，BIT0=1，才有效 | | BIT0 | 曝光模式 0自动曝光 1，软件曝光 |   相机的帧率由此参数控制  可以软件控制抓拍，可以自动根据（BIT31-BIT2）\*4连续拍  FPGA的CLK为100M，计数到、（BIT31-BIT2）\*4的值，产生一个曝光脉冲  不设置则为100M，【1S拍一张图片】 | |
| 13 | 可写 | WO\_reg10 | BIT0: CMOS\_PWDN  CMOS上电控制PWDN，如果需要可通过此位配置 | |
| 14 | 只读 | R0\_reg2 | 版本号： 硬件信息:  厂家信息:2个英文字符 “ON” 🡪安森美 “SC”🡪恩特威   |  |  | | --- | --- | | BIT31-BIT16 | 厂家信息  “ON” 🡪安森美  “SC” 🡪恩特威 | | BIT15-BIT8 | 最高像素（\*10W）  3🡪30W 13 🡪130W 20 🡪200W  50 🡪500W | | BIT7 | 0：黑白 1：彩色 | | BIT6-BIT0 | BIT7=0：黑白  BIT6-BIT0值：1,2，4，8 每个像素的宽度 | | BIT6-BIT0 | BIT7=1：彩色  BIT6-BIT0值：  0：RGB 24BIT  1：RGB 16BIT 565格式  ………… | | |
| 15 | 只读 | R0\_reg3 | 版本号： 软件信息:  年月日：均为BCD进制 为一个大版本最终发布日期  大版本：从1开始   |  |  | | --- | --- | | BIT31-BIT24 | 年 【00~99】 | | BIT23-BIT16 | 月 【01~12】 | | BIT15-BIT8 | 日 【01~31】 | | BIT7-BIT0 | 大版本 1-255 | | |
| 16 | 只读 | R0\_reg4 | BIT5-BIT0 | 输出当前帧的编号（ s2mm\_frame\_ptr\_out） |
| 17 | 只读 | R0\_reg5 | 保留 | |
| 18 | 只读 | R0\_reg6 | 保留 | |
| 19 | 只读 | R0\_reg7 | 帧序号累计 | |
| 20 | 可写 | WO\_reg11 | 保留 | |
| 21 | 可写 | WO\_reg12 | 保留 | |
| 22 | 可写 | WO\_reg13 | 11个字用于以太网组包信息，  包括Eneternet头，IP头，UDP头，自定义协议头 | |
| 23 | 可写 | WO\_reg14 |
| 24 | 可写 | WO\_reg15 |
| 25 | 可写 | WO\_reg16 |
| 26 | 可写 | WO\_reg17 |
| 27 | 可写 | WO\_reg18 |
| 28 | 可写 | WO\_reg19 |
| 29 | 可写 | WO\_reg20 |
| 30 | 可写 | WO\_reg21 |
| 31 | 可写 | WO\_reg22 |
| 32 | 可写 | WO\_reg23 |